

# PENGENDALI MOTOR INDUKSI SATU FASA DENGAN INVERTER UPWM BERBASIS FPGA

Joko Purwanto<sup>1</sup>, Andi Martanto<sup>2</sup>, Tole Sutikno<sup>3</sup>

<sup>1</sup>LCM Engineering Department, PT Casio Electronic Indonesia  
Jln. BeringinLot 102, Mukakuning, Batam, Indonesia  
<sup>2,3</sup>Prodi Teknik Elektro, Universitas Ahmad Dahlan  
Jln. Prof. Soepomo, Janturan, Yogyakarta, Indonesia  
e-mail: jokpur01@yahoo.com

## Abstrak

Frekuensi dan tegangan catu daya adalah dua komponen utama dalam sebuah sistem pengendali motor induksi. Pengendali yang banyak dikembangkan menggunakan inverter dengan metode PWM (Pulse Width Modulation). Keuntungan pembangkitan sinyal PWM berbasis FPGA dibandingkan dengan menggunakan DSP (Digital Signal Processing) dan mikrokontroler adalah dapat memenuhi tuntutan kecepatan operasi. Penelitian ini bertujuan merancang sebuah pembangkit sinyal UPWM (Uniform Pulse Width Modulation) sebagai pengendali inverter satu fasa untuk mengatur kecepatan motor induksi satu fasa. Rancangan dibuat melalui metode penggambaran skematik dengan perangkat lunak MAX+Plus II Baseline versi 10.2. Rancangan selanjutnya di-compile dengan MAX+Plus II compiler dan diverifikasi dengan MAX+ Plus II Simulator, kemudian dikonfigurasi secara perangkat keras pada FPGA Altera ACEX1K50TC144-3. Hasil rancangan digunakan sebagai penggerak rangkaian inverter satu fasa dengan beban sebuah motor induksi. Rangkaian inverter dirancang menggunakan MOSFET SK 727 dengan tegangan masukan DC sebesar 127 V. Plant motor induksi satu fasa yang digunakan pada penelitian ini adalah model Z-406, 125/220, 50 Hz. Hasil penelitian menunjukkan bahwa rancangan sinyal UPWM dapat diwujudkan dalam bentuk hardware logic pada FPGA dan dapat digunakan untuk men-drive inverter sebagai pengendali motor induksi satu fase. Pengaturan kecepatan pada range 289-1466 rpm.

Kata kunci: motor induksi, UPWM, FPGA, Inverter, MAX+Plus

## 1. PENDAHULUAN

Ada beberapa jenis inverter diantaranya adalah inverter modulasi lebar pulsa (*Pulse Width Modulation*). Inverter ini bekerja dengan cara menghasilkan pulsa bolak-balik dengan frekuensi dan lebar tertentu. Lebar pulsa yang dihasilkan menentukan besar tegangan keluarannya sedangkan frekuensi yang dihasilkan merupakan frekuensi tegangan bolak-baliknya [1]. Kelebihan dari Inverter ini adalah mampu menggerakkan motor induksi dengan putaran yang halus dan rentang kecepatan yang lebar [2,3]. Selain itu apabila pembangkitan sinyal PWM dilakukan secara digital akan dapat diperoleh unjuk kerja sistem yang bagus karena kebal terhadap derau [4].

Menurut Sutikno [5,6], PWM merupakan suatu teknik yang terbukti baik untuk mengatur inverter guna mendapatkan tegangan berubah dan frekuensi berubah dari tegangan tetap sumber DC. Bentuk gelombang tegangan keluaran inverter tidak sinusoida murni karena banyak mengandung komponen frekuensi yang tidak diinginkan. Keluaran inverter ini jika dicatukan ke motor AC maka komponen frekuensi yang tidak diinginkan akan menambah kerugian berupa getaran dan riak pada motor. Ungkapnya lebih lanjut bahwa teknik PWM sinkron mampu menghasilkan bentuk gelombang dengan komponen harmonik berfrekuensi yang jauh lebih tinggi dari frekuensi fundamental. Frekuensi tinggi ini memberikan keuntungan pada sistem karena kebocoran induktansi motor menyebabkan impedansi tinggi pada komponen yang tidak diinginkan. Hal tersebut secara efektif menapis keluaran inverter. Analisis yang bermacam-macam pada teknik pulsa PWM telah dikembangkan menggunakan algoritma yang berbeda tetapi mempunyai prinsip dasar yaitu modulasi antara gelombang referensi sebagai acuan atau gelombang modulasi dan gelombang pemodulasi atau sebagai sinyal pembawa.

Pada penelitian ini pembangkitan sinyal PWM akan dilakukan secara digital pada logika perangkat keras dengan FPGA (*Field Programmable Gate Array*) agar memiliki kecepatan operasi yang lebih cepat dibandingkan dengan menggunakan mikrokontroler. FPGA dapat digunakan untuk mengimplementasikan operasi-operasi digital apapun dengan waktu operasi yang lebih cepat.

Metode PWM yang digunakan pada penelitian ini adalah PWM seragam (*Uniform Pulse Width Modulation*, UPWM). Keuntungan menggunakan metode UPWM, antara lain: memperbaiki rugi-rugi pada metode pulsa tunggal karena pada pulsa tunggal hanya memakai satu pulsa dan implementasinya pada FPGA memerlukan jumlah gerbang digital yang lebih sedikit dibanding dengan metode SPWM.

Prinsip kerja pembangkitan sinyal UPWM adalah mengatur lebar pulsa mengikuti pola gelombang sinusoida. Sinyal referensi dengan frekuensi  $f_m$  dan amplitudo maksimum  $A_m$  sebagai *referensi* digunakan untuk memodulasi sinyal *carrier* dengan frekuensi  $f_m$  dan amplitudo maksimum  $A_m$ . sebagai gelombang pembawa, frekuensi sinyal *carrier* harus lebih tinggi dari pada gelombang pemodulasi (sinyal referensi). Frekuensi sinyal referensi menentukan frekuensi keluaran inverter [1,3].

Konfigurasi untuk UPWM satu fasa dibutuhkan 4 buah sinyal penggerak yang masing-masing memiliki beda fasa  $90^\circ$ . Adanya penggunaan sinyal *referensi* sebagai *referensi* maka keempat sinyal penggerak tersebut adalah:

a. Sinyal  $g_1$  diperoleh dengan membandingkan sinyal *referensi* ( $\omega t$ ) dan sinyal *carrier* ( $\omega t$ ):

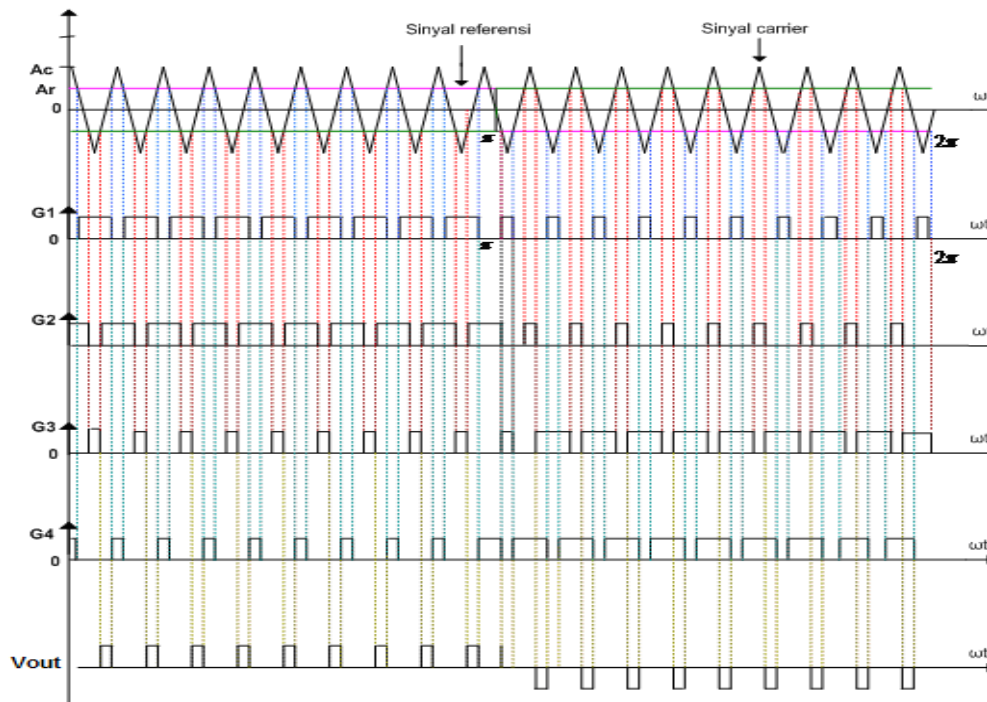
$$g_1 = \begin{cases} 1, & \text{jika } A_r, \text{ referensi}(\omega t) \geq A_c, \text{ carrier}(\omega t) \\ 0, & \text{lainnya} \end{cases} \quad (1)$$

b. Sinyal  $g_3$  diperoleh dengan membandingkan sinyal *-referensi* ( $\omega t$ ) dan sinyal *carrier* ( $\omega t$ ).

$$g_3 = \begin{cases} 1, & \text{jika } A_r, \text{-referensi}(\omega t) \geq A_c, \text{ carrier}(\omega t) \\ 0, & \text{lainnya} \end{cases} \quad (2)$$

c. Sinyal  $g_2 = -g_3$

d. Sinyal  $g_4 = -g_1$



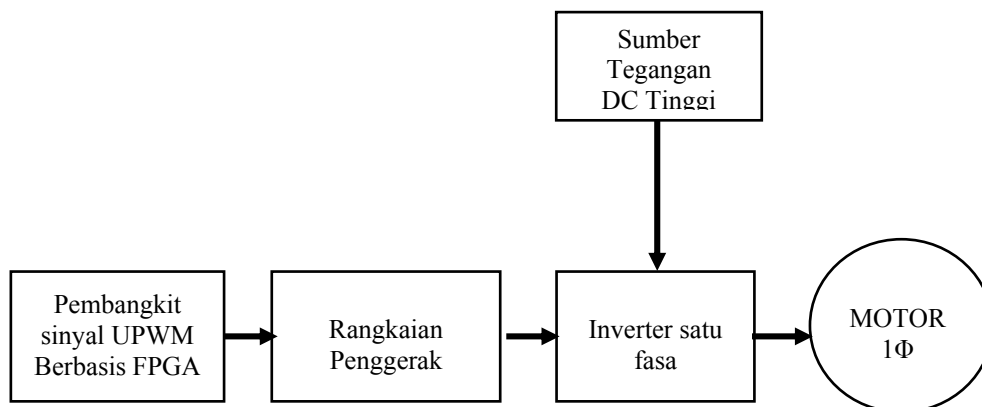
Gambar 1. Proses Pembangkitan Sinyal UPWM

## 2. METODE PENELITIAN

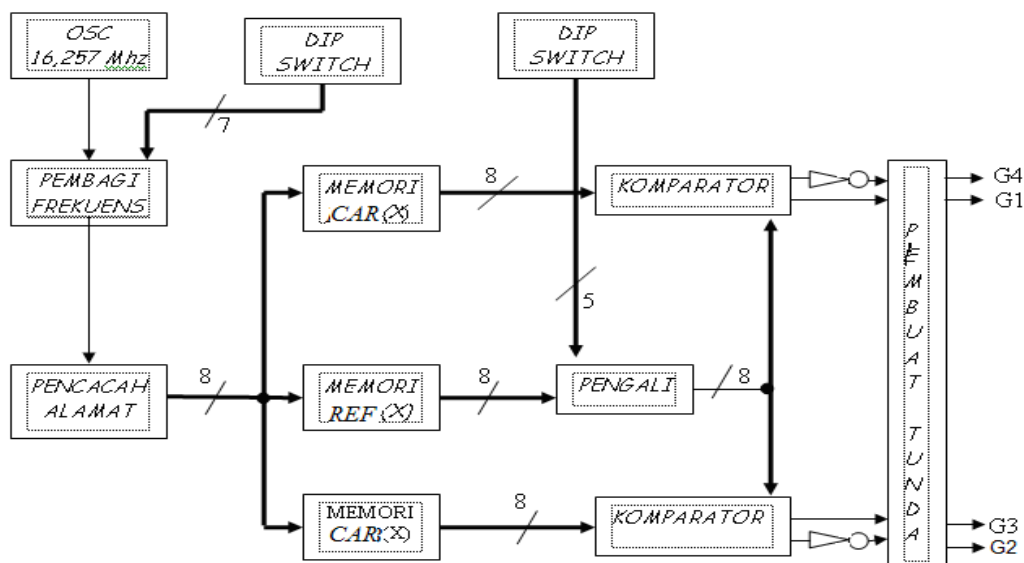
Subjek dari penelitian ini adalah pembangkitan sinyal UPWM yang dibentuk pada logika perangkat keras FPGA, yang digunakan untuk mengendalikan inverter pengendali mencatu motor induksi satu fasa. Urutan jalannya penelitian dapat diuraikan secara umum sebagai berikut:

- Pendigitalan sinyal referensi dan pembawa Gambar 1.
- Menerapkan metode peta *Karnaugh* untuk penyederhanaan sinyal pembawa dan sinyal referensi digital.
- Merancang dan menguji rangkaian catu daya 5 volt dan 15 volt.
- Merancang dan menguji rangkaian penggerak.
- Merancang dan menguji rangkaian catu daya trafo isolator untuk catu daya inverter.
- Merancang pembangkit sinyal UPWM, berbasis FPGA, mengkompilasi, mensimulasikan dan mengkonfigurasi ke perangkat keras.
- Merangkai semua komponen menjadi satu sistem yang terintegrasi. Melakukan pengukuran dan analisis untuk membuat kesimpulan

Diagram blok dari pengendali kecepatan motor induksi dengan inverter PWM dapat dilihat pada Gambar 2.



Gambar 2. Diagram blok sistem pengendali motor induksi



Gambar 3. Diagram Blok Pembangkit Sinyal UPWM

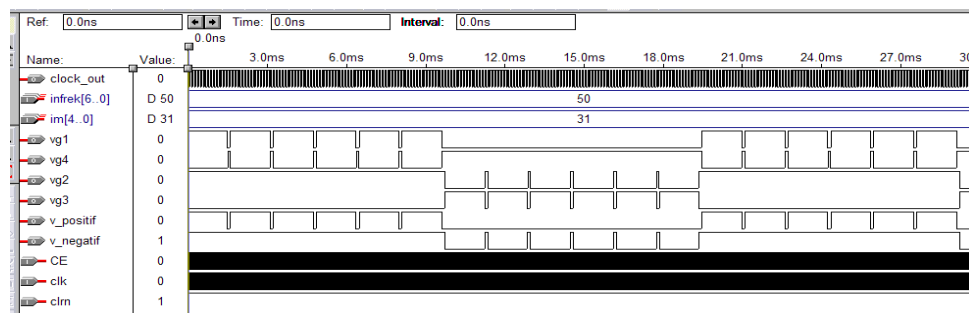
Penelitian ini memanfaatkan FPGA Altera ACEX1K sebagai kemudi inverter satu fasa UPWM. Secara garis besar, rangkaian pembangkit sinyal UPWM ini dibagi menjadi 7 unit pokok pembentuk rangkaian (Gambar 3). Bagian-bagian tersebut ada yang terdiri dari sub bagian dan ada bagian-bagian yang tersendiri. Berikut ini adalah bagian-bagian pembentuk pembangkit sinyal UPWM:

1. Unit pembagi frekuensi
2. Unit dekoder alamat
3. Unit pembangkit sinyal sinusoida/referensi
4. Unit pembangkit sinyal segitiga/pembawa
5. Unit indeks modulasi
6. Unit pembanding
7. Unit penunda

### 3. HASIL DAN PEMBAHASAN

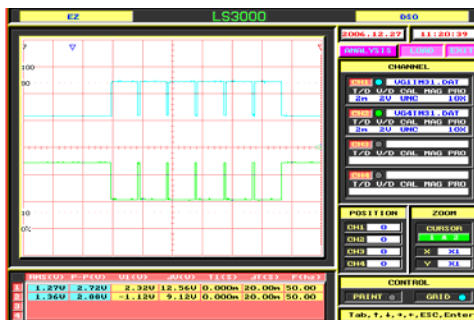
#### 3.1. Pengamatan Hasil Simulasi

Simulasi dilakukan dengan memasukkan data frekuensi dan indeks modulasi ke pembangkit UPWM untuk mengetahui bentuk sinyal UPWM yang dihasilkan pada indeks modulasi dan frekuensi tertentu. Lebar pulsa UPWM dapat diatur melalui *set point* indeks modulasi dan nilainya berubah secara signifikan terhadap variasi indeks modulasi. Frekuensi fundamental yang dihasilkan sudah sesuai dapat diatur melalui *set point* frekuensi yang diberikan. Gambar 4 menunjukkan hasil simulasi pembangkit sinyal UPWM dengan frekuensi 50 Hz serta indeks modulasi 0,96875.

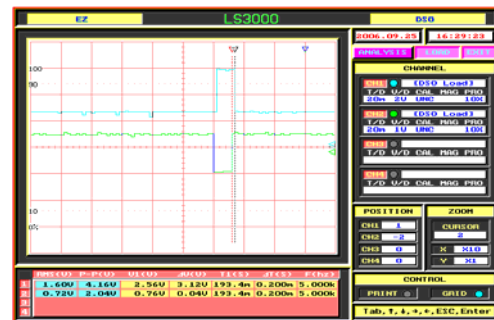


Gambar 4. Simulasi pembangkit sinyal PWM satu fasa dengan IM=0,96875

#### 3.2. Pengamatan Keluaran Pada Pin FPGA



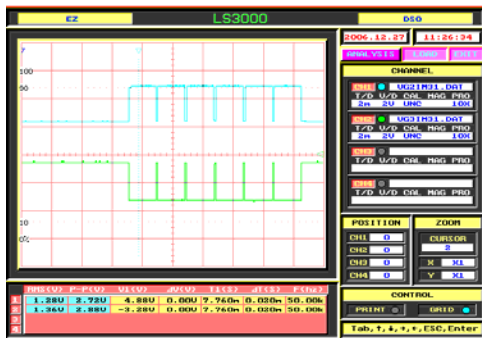
Gambar 5. Sinyal Tunda  $V_{G1}$  dan  $V_{G4}$



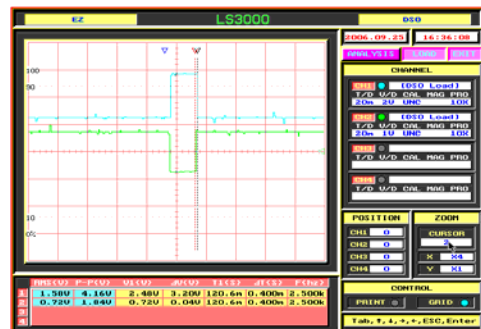
Gambar 6. Sinyal Tunda  $V_{G1}$  dan  $V_{G4}$

Hasil pengamatan keluaran pada pin FPGA didapat setelah keping FPGA Altera ACEX1K50TC144-3 dikonfigurasi. Pengamatan tersebut dimaksudkan untuk mengetahui apakah pasangan sinyal pembangkit UPWM ada yang sempat "ON" bersamaan atau tidak, dan apakah transisi "ON-OFF" pasangan sinyal pembangkit PWM berhasil dibuat tunda. Keluaran pada *General Purpose I/O Pin* adalah pulsa  $V_{G1}$ ,  $V_{G2}$ ,  $V_{G3}$ , dan  $V_{G4}$ , serta sinyal keluaran  $V$

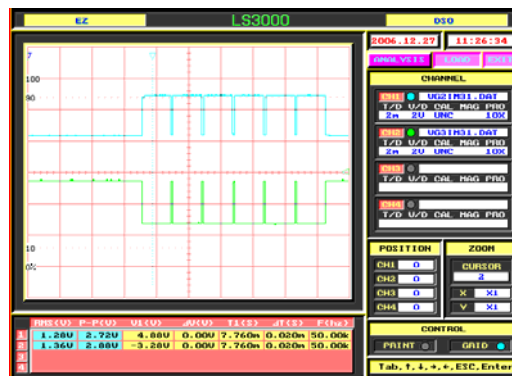
positif, V negatif. Keluaran-keluaran tersebut diharapkan mampu mewakili logika yang telah terkonfigurasi ke dalam keping FPGA telah berjalan seperti yang diinginkan. Terlihat dari Gambar 5 - 9 bahwa pasangan sinyal saling berkebalikan dan terdapat tunda pulsa antara pasangan sinyal, tunda pulsa yang ditangkap oleh osiloskop sebesar  $7,5 \mu s$ , sehingga keluaran tersebut sudah dapat diumpangkan ke penggerak inverter.



Gambar 7. Sinyal Tunda  $V_{G2}$  dan  $V_{G4}$



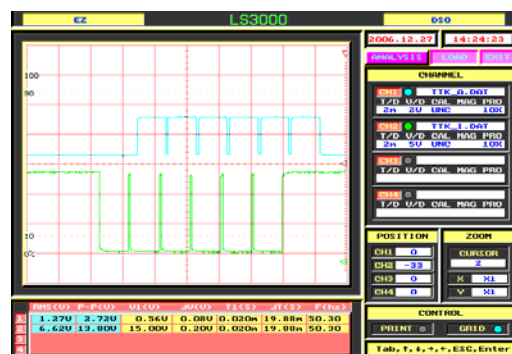
Gambar 8. Sinyal Tunda  $V_{G2}$  dan  $V_{G3}$



Gambar 9. Sinyal  $V_{positif}$  dan  $V_{negatif}$

### 3.3. Hasil Keluaran Penggerak Inverter

Pengamatan dilakukan hanya pada masukan dan keluaran penggerak inverter. Titik A sebagai masukan ke penggerak inverter memiliki tegangan input sebesar 1,5 V dan titik I sebagai keluaran memiliki keluaran sebesar 7,2 V (Gambar 10).

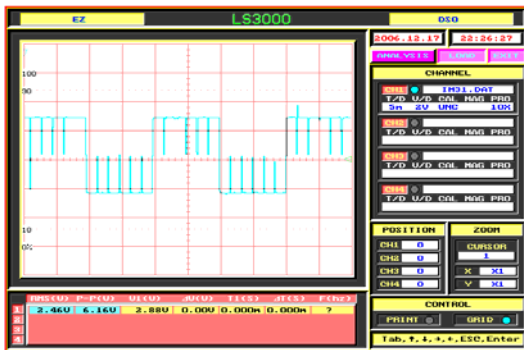


Gambar 10. Pengamatan Sinyal pada Titik A dan I

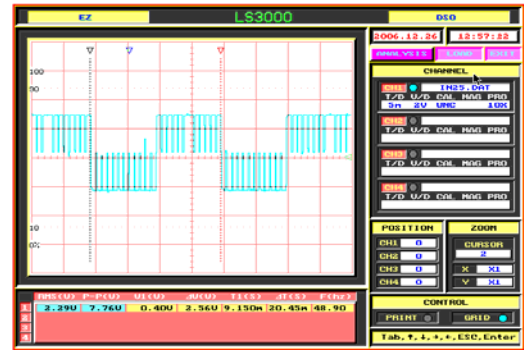
**3.4. Hasil Keluaran Inverter**

Hasil keluaran pada inverter telah diuji dengan beberapa MOSFET antara lain IRF 540, IRF 640 dan SK 727. Tetapi diantara ketiganya dalam penelitian ini menggunakan MOSFET SK 727 yang memiliki  $V_{ds}$  sebesar 800 V dan  $I_{ds}$  sebesar 2,5 A

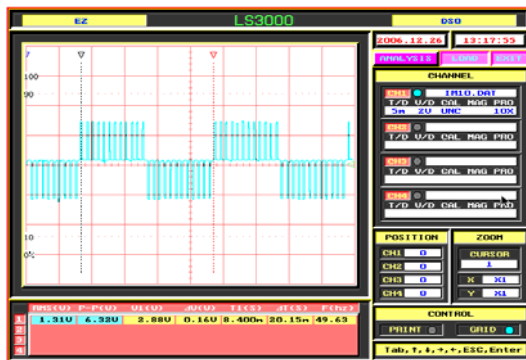
Pengukuran pada motor induksi satu fasa dilakukan pada keluaran inverter. Gambar 11 Gambar 13 merupakan hasil pengamatan dari keluaran inverter untuk tegangan dengan menggunakan frekuensi sebesar 50 Hz serta indeks modulasi 0,96875. Gambar 14 merupakan hasil pengamatan dari keluaran inverter untuk arus satu fasa dengan menggunakan frekuensi sebesar 50 Hz serta indeks modulasi 0,96875.



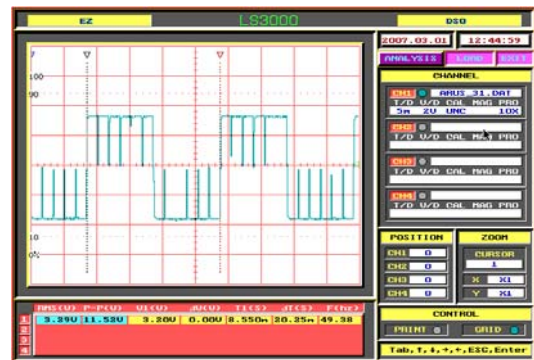
Gambar 11. Sinyal Keluaran Tegangan Inverter, Pada F=50 Hz dan IM=0,96875



Gambar 12. Sinyal Keluaran Tegangan Inverter, Pada F=50 Hz dan IM=0,78125



Gambar 13. Sinyal Keluaran Tegangan Iverter, Pada F=50 Hz dan IM= 0,3125



Gambar 14. Sinyal Keluaran Arus Inverter Pada F=50 Hz dan IM= 0,96875

Berdasarkan pada hasil pengamatan diatas terlihat bahwa sinyal pembangkit UPWM yang diumpkan ke inverter dapat bekerja dengan baik. Menggunakan frekuensi 50 Hz terlihat bahwa antara settingan pada *Software* dan settingan pada *dipswitch* sudah menunjukkan hasil yang sama yaitu pada frekuensi 50 Hz sehingga dapat langsung dicatukan pada motor induksi satu fasa.

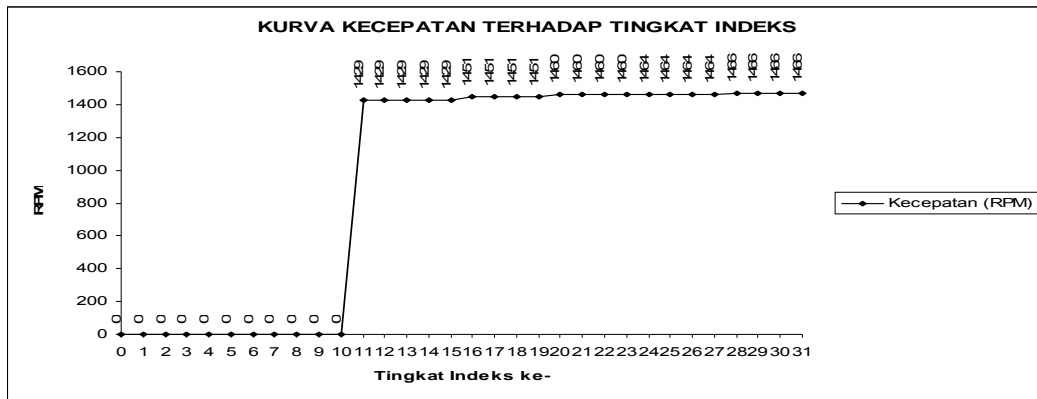
**3.5. Kecepatan Motor Induksi Satu Fasa**

Pengujian unjuk kerja sistem dilakukan melalui dua cara yaitu pengujian pada frekuensi tetap, pengujian pada frekuensi berubah.

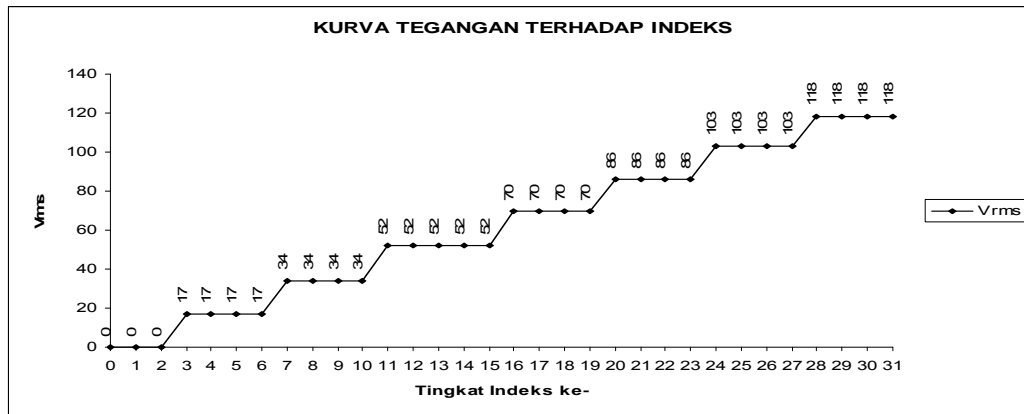
**a. Pengujian Pada Frekuensi Tetap**

Gambar 15 dan 16 merupakan kurva kecepatan motor induksi satu fasa terhadap perubahan indeks modulasi dan kurva tegangan terhadap tingkat indeks yang mencatu motor

dengan frekuensi 50 Hz. Dari kedua gambar ini, pengubahan indeks modulasi tidak dapat dijadikan cara untuk mengatur kecepatan motor.

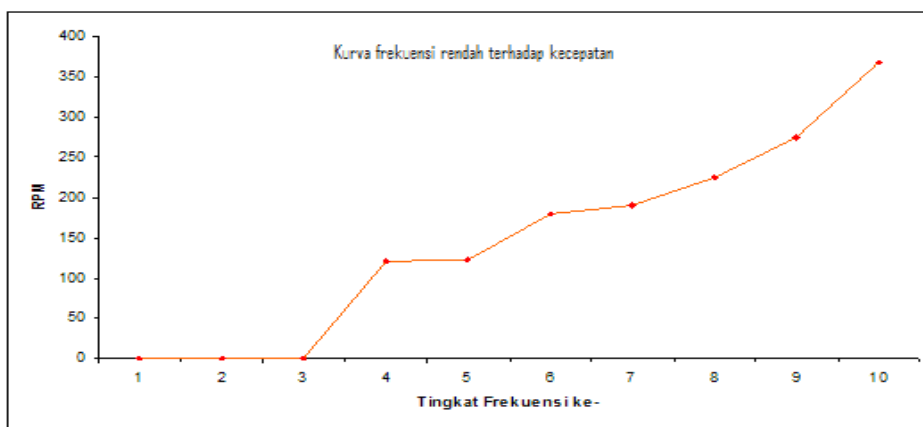


Gambar 15. Kurva tingkat indeks terhadap kecepatan motor (rpm)



Gambar 16. Kurva indeks modulasi terhadap tegangan (Vrms)

**b. Pengujian Pada Frekuensi Berubah**



Gambar 17. Kurva kecepatan putar motor terhadap perubahan frekuensi



Berdasarkan hasil pengamatan pada pengujian dengan frekuensi tetap, hasil pengukuran memperlihatkan bahwa kecepatan motor sulit diatur. Guna mendapatkan kecepatan motor secara signifikan, penelitian dilanjutkan dengan mengubah frekuensi. Gambar 3 merupakan kurva kecepatan motor terhadap perubahan frekuensi. Pengamatan pada frekuensi 1-3 Hz motor belum berputar, dan motor baru berputar mulai pada frekuensi 4 Hz. Pada frekuensi 5-9 Hz, kecepatan motor berputar dan halus (Gambar 17).

#### 4. SIMPULAN

Berdasarkan pada hasil simulasi, pengamatan dan pengujian pada rancangan sistem yang dibuat, maka dapat disimpulkan sebagai berikut :

1. Pembangkit sinyal UPWM yang di *download* pada FPGA dapat berjalan sesuai dengan yang diharapkan. Lebar pulsa UPWM dapat diatur melalui *set point* indeks modulasi dan nilainya berubah secara signifikan terhadap variasi indeks modulasi. Frekuensi fundamental yang dihasilkan dapat diatur melalui *set point* frekuensi
2. Kecepatan putar motor induksi satu fasa dapat diatur melalui *setting* indeks modulasi dan frekuensi.
3. Pembangkit sinyal UPWM yang dirancang dengan variasi frekuensi 0-50 Hz dan indeks modulasi 0-31, dapat mengatur kecepatan motor pada *range* 369-1466 rpm.

#### DAFTAR PUSTAKA

- [1]. Irwin, J.D., "**Industrial Electronics Handbook**", CRC Press and IEEE Press, Boca Raton, Florida, 1997.
- [2]. Mohan, N., Undeland, T.M., and Robbins, W.P., "**Power Electronics, Converters, Applications, and Design**", Second Edition, John Wiley & Sons, Singapore, 1995.
- [3]. Rashid, M.H., "**Power Electronic Circuit, Devices And Application**", Second Edition, Prentices-Hall International Inc., London, 1993.
- [4]. Sutikno, T dan Widodo, N.S., "**Sistem Pembangkit Pulsa PWM Sinusoida Pada Inverter Pengendali Kecepatan Motor Servo Dua Fasa**", Seminar nasional, Seminar Sistem Tenaga Listrik III (SSTE III), Teknik Elektro, ITS, Surabaya, 2002.
- [5]. Sutikno, T., "**Perancangan Paket Kemudi Inverter Satu Fasa UPWM, SPWM dan MSPWM Pada Chip Tunggal Berbasis FPGA**", Jurnal Transistor, Edisi Desember, Vol. 6 No. 2, FTI-Unissula, Semarang, 2005.
- [6]. Sutikno, T., dan Muchlas, "**Perancangan Paket Sinyal Pembangkit UPWM dan SPWM untuk Inverter Satu Fasa Berbasis FPGA**", Jurnal Teknoin, Edisi Desember, Vol. 9 No. 4, FTI-UJ, Yogyakarta, 2004.