

KENDALI KECEPATAN MOTOR INDUKSI SATU FASA PADA V/F KONSTAN DENGAN INVERTER SPWM BERBASIS FPGA ALTERA ACEX1K

Noorfatchurrudin¹, Tole Sutikno²

FCB for Printer and Scanner IC Departement, PT. Epson Batam
Jl. Rambutan LOT 504-508, Batamindo Industrial Park (BIP), Muka Kuning, Batam, Riau

²Prodi Teknik Elektro, Universitas Ahmad Dahlan

Jln. Prof. Soepomo, Janturan, Yogyakarta, Indonesia

e-mail: noorfatchurrudin@sep.epson.com.sg

Abstrak

Pulse Width Modulation (PWM) inverter satu fasa adalah rangkaian pengubah tegangan searah menjadi tegangan bolak-balik untuk satu fase. Pembangkitan sinyal PWM secara digital dapat memberikan unjuk kerja sistem yang bagus karena lebih kebal terhadap gangguan/derau. Perancangan sebuah pembangkit sinyal PWM berbasis FPGA Altera ACEX1K-50 memiliki beberapa keuntungan yaitu dapat memenuhi tuntutan akan kecepatan. Tujuan tugas akhir ini adalah merancang pembangkit sinyal PWM satu fase dengan menggunakan FPGA. Dengan menggunakan inverter ini, maka pengendalian kecepatan motor AC dapat dilakukan dengan lebih teliti. Perancangan pembangkit sinyal SPWM (PWM Sinusoida) dengan MAX+PLUS melalui tahapan: Design entry, Design verification, Design implementation. Rangkaian penggerak dengan catu daya sebesar 5 V. Rangkaian inverter ini dirancang menggunakan mosfet SK 727 dengan V_{DS} 800 V dan I_{DS} 2,5 A. Spesifikasi motor induksi satu fasa model Z-406, 125/220, 50 Hz. Hasil penelitian menunjukkan bahwa rancangan inverter SPWM berbasis FPGA Altera ACEX1K yang dirancang dapat digunakan untuk mengatur kecepatan putar motor induksi satu fasa pada putaran yang halus pada range kecepatan 285-587 rpm

Kata kunci: PWM, FPGA, Inverter, Kecepatan Motor Induksi

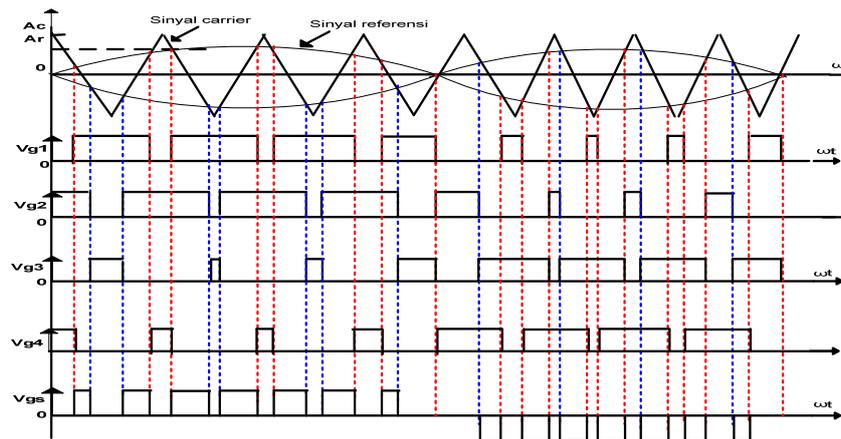
1. PENDAHULUAN

Motor AC memiliki keunggulan dalam hal kesederhanaan dan murah biaya perawatan sehingga jenis motor ini banyak dipakai di lingkungan industri maupun rumah tangga. Pengendalian kecepatan putaran motor AC dapat dilakukan dengan beberapa cara diantaranya dengan kendali tegangan dan frekuensi [3,4,5]. Inverter adalah konverter DC ke AC dengan tegangan dan frekuensi keluaran dapat diatur sehingga motor AC dapat dikendalikan dengan fleksibel [4, 8]. Ada beberapa jenis inverter diantaranya adalah inverter PWM (*Pulse Width Modulation*) [2, 6, 9]. Keuntungan operasi inverter PWM sebagai teknik konversi dibanding dengan jenis-jenis inverter lainnya adalah rendahnya distorsi harmonik pada tegangan keluaran dibanding dengan jenis inverter lainnya. Selain itu teknik PWM sangat praktis dan ekonomis untuk diterapkan berkat semakin pesatnya perkembangan komponen semikonduktor (terutama komponen daya yang mempunyai waktu penyaklaran sangat cepat). Pada pengendalian kecepatan motor AC, inverter PWM mempunyai kelebihan yaitu mampu menggerakkan motor induksi dengan putaran halus dan rentang yang lebar. Selain itu apabila pembangkitan sinyal PWM dilakukan secara digital akan dapat diperoleh unjuk kerja sistem yang bagus karena lebih kebal terhadap derau.

Perancangan dengan FPGA dapat dilakukan dengan cepat, mudah dimodifikasi dan sesuai untuk *prototyping*, tetapi akan relatif mahal dan tidak ekonomis untuk produksi yang besar [7, 10]. Penggunaan dengan ASIC (*Application Specific Integrated Circuit*) akan lebih sesuai untuk produksi besar, tetapi perancangan dengan ASIC akan lebih kompleks dan memerlukan waktu yang lebih lama. Menurut Bejo [1], pembangkitan sinyal dengan menggunakan FPGA, di satu sisi dapat memenuhi tuntutan akan kecepatan tetapi disisi lain kurang fleksibel dalam pengoperasian kendalinya. Frekuensi sinyal PWM yang dihasilkan

memiliki rentang antara 3–100 Hz dengan kenaikan terkecil 1 Hz. Penggunaan mikrokontroler dalam pembangkitan sinyal PWM di satu sisi memiliki kelebihan berupa fleksibilitas dan realibilitas namun disisi lain memiliki kekurangan dalam hal beban komputasi. Oleh karena itu diperlukan suatu cara agar komputasi PWM tidak membebani mikrokontroler.

Proses pembangkitan SPWM dengan menggunakan 2 buah sinyal sinus dan sebuah sinyal segitiga, dilakukan perbandingan amplitudo antara sinyal segitiga dengan sinyal sinus. Sinyal penggerak akan dibangkitkan apabila amplitudo sinyal sinus lebih besar daripada amplitudo sinyal segitiga. Masing-masing sinyal penggerak digunakan untuk penyaklaran sehingga diperoleh sinyal PWM. Proses pembangkitan SPWM tersebut dapat dilihat pada Gambar 1.



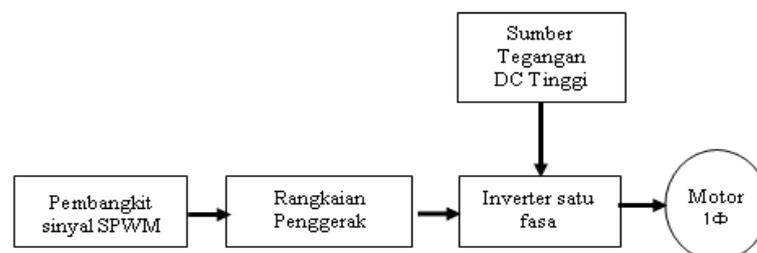
Gambar 1. Proses pembangkit sinyal PWM sinusoida

2. METODE PENELITIAN

Subjek dari penelitian ini adalah pembangkitan sinyal PWM Sinusodia yang dibentuk pada logika perangkat keras FPGA, yang digunakan untuk mengendalikan inverter pengendali mencatu motor induksi satu fasa. Urutan jalannya penelitian dapat diuraikan secara umum sebagai berikut:

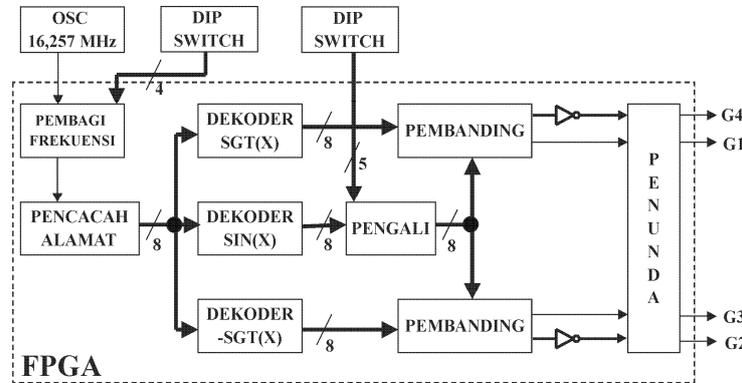
- Pendigitalan sinyal referensi dan pembawa Gambar 1.
- Menerapkan metode peta *Karnaugh* untuk penyederhanaan sinyal pembawa dan sinyal referensi digital.
- Merancang dan menguji rangkaian catu daya 5 volt dan 15 volt.
- Merancang dan menguji rangkaian penggerak.
- Merancang dan menguji rangkaian catu daya trafo isolator untuk catu daya inverter.
- Merancang pembangkit sinyal PWM **sinusoida** berbasis FPGA, mengkompilasi, mensimulasikan dan mengkonfigurasi ke perangkat keras.
- Merangkai semua komponen menjadi satu sistem yang terintegrasi. Melakukan pengukuran dan analisis untuk membuat kesimpulan

Diagram blok dari pengendali kecepatan motor induksi dengan inverter PWM dapat dilihat pada Gambar 2.



Gambar 2. Diagram blok sistem pengendali motor induksi

Perancangan ini memanfaatkan FPGA Altera ACEX1K sebagai kemudi inverter satu fasa SPWM. Secara garis besar, rangkaian pembangkit sinyal SPWM ini dibagi menjadi 7 unit pokok pembentuk rangkaian seperti ditunjukkan pada Gambar 3. Unit-unit tersebut dapat terdiri dari sub-unit yang lebih detail lagi, dan begitu seterusnya.



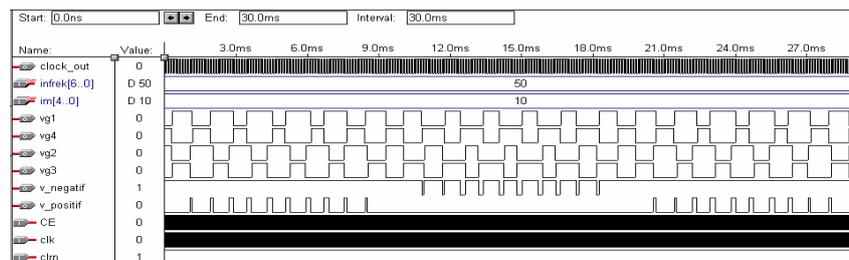
Gambar 3. Diagram Blok Pembangkit Sinyal SPWM

3. HASIL DAN PEMBAHASAN

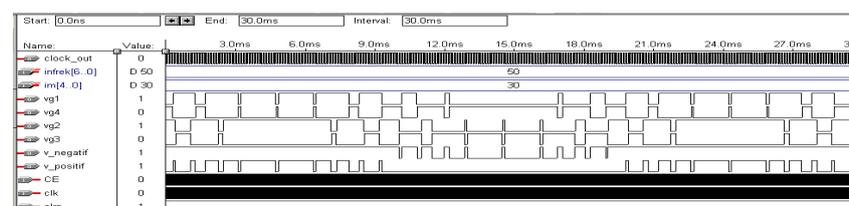
3.1. Pengamatan Hasil Simulasi

Mengamati hasil perancangan pembangkit sinyal PWM sinusoida satu fasa pada FPGA dilakukan melalui dua cara yaitu dengan mengamati hasil simulasi menggunakan simulator yang telah tersedia pada perangkat lunak MAX+PLUS II 10.2 Baseline dan mengamati keluaran pada pin FPGA setelah dikonfigurasi. Sedangkan untuk pengamatan keluaran sinyal PWM dengan osiloskop hanya dilakukan pada keluaran akhirnya saja

Gambar 4 dan 5 berikut menunjukkan hasil simulasi keluaran akhir pembangkit sinyal, SPWM dengan berbagai nilai indeks modulasi 0,3125 dan 0,90625. Dari hasil simulasi yang ditunjukkan Gambar 4 dan 5 tersebut, terlihat bahwa rancangan dapat bekerja sesuai dengan yang diharapkan. Dari gambar-gambar tersebut dapat diamati bahwa semakin besar indeks modulasi, lebar pulsa PWM yang dihasilkan juga semakin lebar.



Gambar 4. Simulasi pembangkit sinyal PWM satu fasa dengan IM=0,3125



Gambar 5. Simulasi pembangkit sinyal PWM satu fasa dengan IM=0,90625



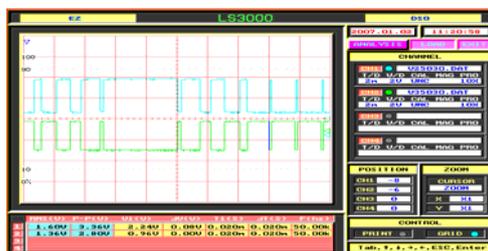
Gambar 6. Pulsa VG1 dan VG4 dari pembangkit SPWM



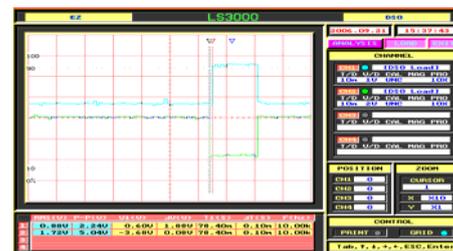
Gambar 7. Tunda VG1 dan VG4 dari pembangkit SPWM

Karena secara simulasi sudah menunjukkan hasil yang sesuai, maka tahap selanjutnya adalah mengkonfigurasi ke perangkat keras berbasis FPGA. Berdasarkan *report project information*, rancangan pembangkit sinyal SPWM dapat dikonfigurasi secara perangkat keras pada chip tunggal berbasis FPGA ACEX1K dengan kebutuhan total *utilized* 37% (1086 LC dari 2880 LC) *resource* yang tersedia. Total pin I/O yang digunakan sebanyak 33 dari 96 yang tersedia (34%). Sementara total flip-flop yang dibutuhkan 172.

Hasil pengamatan keluaran pada pin FPGA dilakukan setelah keping FPGA Altera ACEX1K50TC144-3 dikonfigurasi. Gambar 6 memperlihatkan bahwa sinyal VG1 dan VG4 dari pembangkit SPWM mempunyai keluaran yang berlawanan. Kedua sinyal tersebut juga tidak mengalami kondisi ON secara bersamaan. Gambar 7 memperlihatkan tunda antara pulsa tinggi yang terjadi pada pulsa-pulsa VG1 dan VG4. Gambar tersebut memperlihatkan bahwa tunda antara kedua pulsa tersebut yang mampu ditangkap osiloskop sebesar 8us. VG1 dan VG4 dengan demikian sudah bisa diumpankan ke rangkaian penggerak inverter satu fasa karena tunda yang terjadi masih lebih besar dari yang diperkirakan dalam perancangan yaitu sebesar 7,5us.



Gambar 8. Pulsa VG2 dan VG3 dari pembangkit SPWM



Gambar 9. Tunda VG2 dan VG3 dari pembangkit SPWM

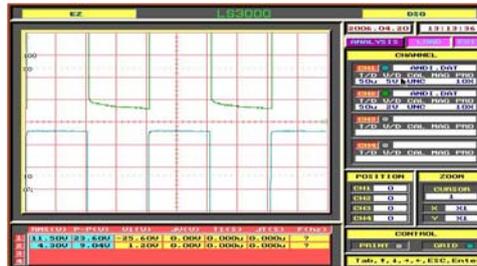
Gambar 8 menunjukan gejala yang sama seperti pada sinyal VG1 dan VG4. Kedua sinyal VG2 dan VG3 dari pembangkit SPWM juga saling berlawanan. Tunda antara pulsa tinggi pada kedua sinyal tersebut terlihat pada Gambar 9. Gambar tersebut menangkap besarnya tundaan adalah 8 us. Kedua sinyal ini sudah bisa untuk diumpankan ke rangkaian penggerak inverter satu fasa.

3.2. Hasil Keluaran Penggerak Inverter

Pengamatan terhadap hasil kerja rangkaian penggerak yang telah dirancang dilakukan dengan memberikan sinyal masukan yang berasal dari AFG (*Automatic Function Generator*) dan mengamati sinyal keluarannya menggunakan osiloskop. Sinyal masukan berupa gelombang kotak yang berasal dari AFG ini memiliki level tegangan TTL yang setara dengan keluaran sinyal penggerak dari FPGA yaitu 5 V dan menggunakan sampel pada frekuensi tinggi agar dapat mengamati karakteristik transient pada tiap komponennya secara jelas.

Sinyal titik A dan titik I memiliki polaritas sinyal yang sama dengan sinyal masukannya dimana kemungkinan dipengaruhi oleh karakteristik komponen. Sinyal keluaran titik I mempunyai lebar pulsa sama seperti pada masukan titik A. Titik A mempunyai level tegangan

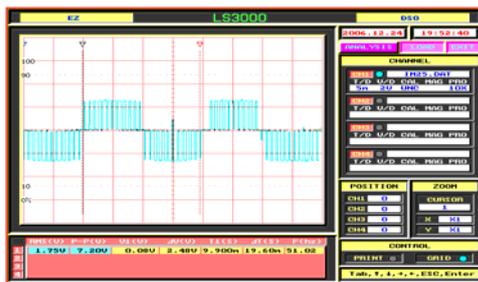
masukan sebesar 2,15 V dan keluaran titik I sebagai keluaran titik akhir memiliki level tegangan keluaran sebesar 7,15 V. Level tegangan ini sudah cukup untuk menggerakkan MOSFET karena MOSFET mempunyai tegangan $gate$ batas ($V_{G_{TH}}$) sebesar 2,5-10 V. Dari pengamatan tersebut ternyata memiliki keluaran akhir sebagai sinyal penggerak memiliki sifat mampu mengubah level tegangan masukan dari 5 V menjadi 15 V.



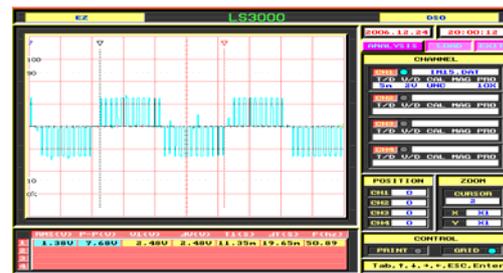
Gambar 10. Pengamatan sinyal titik A dan titik I

3.3. Hasil Keluaran Inverter

Hasil keluaran pada inverter telah diuji dengan beberapa MOSFET antara lain IRF 830, IRF 640 dan SK 727. Penelitian terakhir akhirnya dipilih MOSFET SK 727 yang memiliki V_{ds} sebesar 800 V dan I_{ds} sebesar 2,5 A.



Gambar 11. Sinyal keluaran inverter $F = 50$ Hz, $IM = 0,78125$



Gambar 12. Sinyal keluaran inverter $F = 50$ Hz, $IM = 0,4687$

Catu daya yang diberikan pada inverter dari trafo isolator yang berfungsi untuk merambatkan tegangan tinggi bolak-balik tanpa menurunkan tegangan yang dicatukan dari lilitan primernya. Faktor daya yang baik dan mampu untuk ditarik arus yang besar adalah karakteristik lain yang mestinya dipenuhi. Penelitian ini memanfaatkan trafo isolator di dalam catu dayanya dan juga memanfaatkan dua buah trafo 10 A yang digunakan sebagai trafo isolator dan untuk menyuplai tegangan ke inverter.

Secara umum pengamatan diatas cukup menunjukkan bahwa inverter dapat bekerja dengan baik, sehingga dapat dilakukan percobaan pada motor induksi satu fasa dimana dapat meng-set frekuensi dan indeks modulasi dirubah.

3.4. Kecepatan Motor Induksi Satu Fasa

Pengujian selanjutnya dilakukan pengukuran terhadap kecepatan motor induksi satu fasa dengan menggunakan alat tachometer sanwa seri E-100 dan tegangan pada motor diukur dengan voltmeter. Pengaturan kecepatan putar motor induksi dilakukan dengan mengubah *setting* frekuensi dan indeks modulasi. Penelitian ini mengambil sampel frekuensi 10, 20, 30, 40 dan 50 Hz dengan indeks modulasi yang dapat diatur 32 level pengaturan.

Sesuai teori yang ada, agar didapatkan putaran motor yang halus perbandingan V/f harus konstan. Persamaan untuk perbandingan V/f konstan pada penelitian ini adalah sebagai berikut:

$$V/f = 220 \text{ V} / 50 \text{ Hz} = 4,4 \text{ volt/hertz}$$

Hasil ujicoba pengaturan motor induksi dengan inverter SPWM berbasis FPGA Altera ACEX1K pada V/f konstan ditunjukkan pada Tabel 1. Dari Tabel 1 tersebut terlihat bahwa motor dapat diatur dengan putaran yang halus pada range kecepatan 285-587 rpm pada *setting* frekuensi 10-20 Hz.

Tabel 1. Kecepatan dan tegangan motor pada frekuensi rendah.

Frekuensi (Hz)	IM ke	Vrms (teori) volt	Vrms (terukur) volt	Kecepatan (rpm)
10	19	44	45	285
11	21	48,4	48	310
12	23	52,8	52	345
13	27	57,2	58	374
14	28	61,6	62	404
15	29	66	66	435
16	31	70,4	71	481
17	31	74,8	72	495
18	31	79,2	65	348
19	31	83,6	69	352
20	31	88	72	587

Pengamatan tersebut menunjukkan bahwa tegangan terukur memiliki selisih yang cukup kecil dari tegangan teori V/f konstan. Akan tetapi pada rentang frekuensi 17-20 Hz tegangan terukur mengalami penurunan sehingga mengakibatkan putaran motor juga mengalami penurunan kecepatan. Pada rentang frekuensi 17-20 Hz, indeks modulasi sama karena indeks modulasi ke 31 belum bisa menaikkan tegangan. Atas dasar ini maka *over* modulasi dapat dikembangkan.

4. SIMPULAN

Berdasarkan hasil dan pembahasan di atas diperoleh simpulan sebagai berikut:

1. Rancangan pembangkit sinyal SPWM dapat direalisasikan pada logika perangkat keras FPGA Altera ACEX1K.
2. Inverter SPWM berbasis FPGA Altera ACEX1K yang dirancang dapat digunakan untuk mengatur kecepatan putar motor induksi satu fasa pada putaran yang halus pada range kecepatan 285-587 rpm.

DAFTAR PUSTAKA

- [1]. Irwin, J.D., "Industrial Electronics Handbook", CRC Press and IEEE Press, Boca Raton, Florida, 1997.
- [2]. Mohan, N., Undeland, T.M., and Robbins, W.P., "Power Electronics, Converters, Applications, and Design", Second Edition, John Wiley & Sons, Singapore, 1995.
- [3]. Rashid, M.H., "Power Electronic Circuit, Devices And Application", Second Edition, Prentices-Hall International Inc., London, 1993.
- [4]. Supri, "Pengedali Motor Satu Fasa Dengan Metode PWM Sinusoida Berbasis Mikrokontroler 68HC11", Skripsi-S1, Universitas Ahmad Dahlan, Yogyakarta, 2005.
- [5]. Sutikno, T dan Widodo, N.S., "Sistem Pembangkit Pulsa PWM Sinusoida Pada Inverter Pengendali Kecepatan Motor Servo Dua Fasa", Seminar nasional, Seminar Sistem Tenaga Listrik III (SSTE III), Teknik Elektro, ITS, Surabaya, 2002.
- [6]. Sutikno, T., "Perancangan Paket Kemudi Inverter Satu Fasa UPWM, SPWM dan MSPWM Pada Chip Tunggal Berbasis FPGA", Jurnal Transistor, Edisi Desember, Vol. 6 No. 2, FTI-Unissula, Semarang, 2005.
- [7]. Sutikno, T., dan Muchlas, "Perancangan Paket Sinyal Pembangkit UPWM dan SPWM untuk Inverter Satu Fasa Berbasis FPGA", Jurnal Teknoin, Edisi Desember, Vol. 9 No. 4, FTI-UII, Yogyakarta, 2004.
- [8]. Zaki, A., "Sistem Pembangkit Sinyal PWM Berbasis FPGA pada Inverter Penggerak Motor Induksi 3 Fasa", Skripsi-S1, Universitas Gajah Mada, Yogyakarta, 2001.